

2015 年度 修士論文要旨

Erlang による組込みシステムの制御記述からの高位合成

関西学院大学大学院理工学研究科
情報科学専攻 石浦研究室 竹林 陽

本論文では, Erlang のサブセットにより組込みシステムの制御を記述し, そこからハードウェアを自動合成する手法を提案する. 本手法では, 複数の Erlang プロセスとその間のメッセージ通信に基づいてシステムの制御を記述する. Erlang の 1 プロセスを 1 つのハードウェアモジュールで実行し, 複数のプロセスがメモリを共有するハードウェアを想定して合成を行う. Erlang のプログラムをコンパイルして得られる仮想マシン BEAM のアセンブリを CDFG (control dataflow graph) に変換し, これを高位合成システム ACAP のバックエンドに入力して Verilog HDL によるレジスタ転送レベルの設計記述を生成する. メッセージの送受信処理やガーベジコレクションの処理は, BEAM インタプリタの C 言語記述を簡略化したものから ACAP で合成する. 提案手法に基づく合成の処理系を Perl で実装し, 2 プロセスからなる簡単な制御記述から論理合成可能な Verilog 記述を生成することができた.